

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-041237

(43)Date of publication of application : 13.02.1998

(51)Int.Cl.

H01L 21/205  
H01L 21/203  
H01L 31/04

(21)Application number : 09-002588

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 10.01.1997

(72)Inventor : TABUCHI KATSUYA

(30)Priority

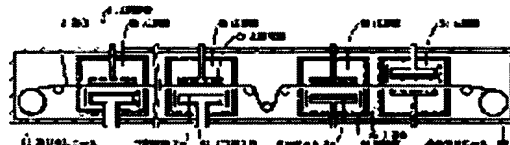
Priority number : 08124144 Priority date : 20.05.1996 Priority country : JP

## (54) FILM FORMING EQUIPMENT AND SOLAR BATTERY

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a film forming equipment wherein an a-Si film or a metal film stuck on a film sticking part member is hard to peel, cell characteristics are stably obtained, and the operation rate is high, and a solar battery excellent in characteristics.

**SOLUTION:** This film forming equipment 2 is provided with film forming chambers 2b, 2c, 2d wherein thin films are formed on substrates by plasma chemical vapor deposition or sputtering. In this case, the surfaces of film sticking part members on which the thin film are deposited in the film forming chambers 2b, 2c, 2d are made irregular. The almost average value of magnitude of the irregularities is at least 20 $\mu$ m in the surface direction, and at least 10 $\mu$ m in the direction vertical to the surface. The irregularities may be formed by sandblast treatment. A lower electrode 3a, an upper electrode 3b and a board 3d for preventing adhesion are installed in the chamber. As to a solar battery manufactured by the film forming equipment 2, the shunt resistance is set at least 1k $\Omega$ /cm<sup>2</sup>.



## LEGAL STATUS

[Date of request for examination] 09.12.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(18) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10 - 4 1 2 3 7

(43) 公開日 平成 10 年 (1998) 2 月 13 日

(51) Int. Cl. <sup>9</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/205		H 0 1 L	21/205
	21/203			21/203
	31/04			31/04
				S
				T
				B
審査請求	未請求	請求項の数	1 1	O L
(全 9 頁)				

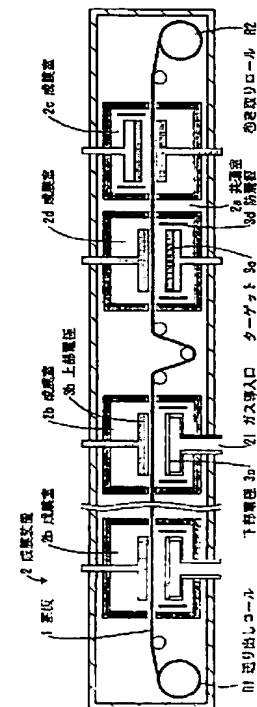
(21) 出願番号	特願平9-2588	(71) 出願人	000005234 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号
(22) 出願日	平成 9 年 (1997) 1 月 10 日	(72) 発明者	田淵 勝也 神奈川県川崎市川崎区田辺新田1番1号
(31) 優先権主張番号	特願平8-124144		富士電機株式会社内
(32) 優先日	平8(1996)5月20日	(74) 代理人	弁理士 山口 巖
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 成膜装置および太陽電池

(57) 【要約】

【課題】膜付着部材に付着したa-Si膜または金属膜が剥離しがたく、セル特性が安定して得られ、稼働率が高い成膜装置と高特性の太陽電池を提供する。

【解決手段】プラズマ化学気相成長またはスパッタリングにより薄膜を基板上に成膜する成膜室2b、2cまたは2dを有する成膜装置2において、前記成膜室内の薄膜が堆積する膜付着部材の表面は凹凸化されていることとする。前記凹凸の大きさの概略平均値は、面内方向には20 $\mu$ m以上、面に垂直方向には10 $\mu$ m以上であり、また、前記凹凸はサンドブラスト処理により形成されると良い。3aは下部電極、3bは上部電極、3dは防着板である。前記成膜装置により製造された太陽電池において、シャント抵抗は1k $\Omega$ /cm<sup>2</sup>以上とする。



# 【特許請求の範囲】

【請求項1】プラズマ化学気相成長またはスパッタリングにより薄膜を基板上に成膜する成膜室を有する成膜装置において、前記成膜室内の薄膜が堆積する膜付着部材の表面は凹凸化されていることを特徴とする成膜装置。

【請求項2】前記凹凸の大きさの概略平均値は、面内方向には $20\mu\text{m}$ 以上、面に垂直方向には $10\mu\text{m}$ 以上であることを特徴とする請求項1に記載の成膜装置。

【請求項3】前記凹凸はサンドブラスト処理により形成されることを特徴とする請求項1または2に記載の成膜装置。

【請求項4】前記部材は電極板、防着板またはサセプタであることを特徴とする請求項1ないし3に記載の成膜装置。

【請求項5】前記成膜装置はロールツーロール方式またはステッピングロール方式であることを特徴とする請求項1ないし4に記載の成膜装置。

【請求項6】前記成膜装置のプラズマ化学気相成長成膜室の電極板は両面が共に凹凸化されていることを特徴とする請求項1ないし5に記載の成膜装置。

【請求項7】前記電極板の反りが $2\text{mm}$ 以下であることを特徴とする請求項1ないし6に記載の成膜装置。

【請求項8】前記電極板の表面の凹凸化は両面とも同じ大きさの粒径の研磨材によりなされることを特徴とする請求項1ないし7に記載の成膜装置。

【請求項9】請求項1ないし8に記載の成膜装置により製造された太陽電池において、シャント抵抗は $1\text{ k}\Omega/\text{cm}^2$ 以上であることを特徴とする太陽電池。

【請求項10】請求項1ないし8に記載の成膜装置により製造された太陽電池において、ピンホールの直径 $d\mu\text{m}$ とその密度 $N\text{個}/\text{cm}^2$ との関係は $N \times d^2 \leq 1.5 \times 10^4$ であることを特徴とする太陽電池。

【請求項11】前記太陽電池は、可撓性基板の一方の面に第1電極層、光電変換層および第2電極層がこの順で形成されており、他の面には第3電極層が形成されており、さらに前記基板には2種の穴が複数開けられており、1種の穴の内面で第1電極層と第3電極層とが、また他の1種の穴の内面では第2電極層と第3電極層とが導通していることを特徴とする請求項9に記載の太陽電池。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】複数の電極層および半導体層などを有する多層の薄膜半導体素子およびその成膜装置に関する。

### 【0002】

【従来の技術】複数の電極層および半導体層などを有する薄膜半導体装置の代表例として、アモルファスシリコン（以下a-Siと記す）を主原料とした半導体層を光電変換層とし、電極層がこの層を挟む構造の、大面積の

薄膜太陽電池がある。このような大面積の薄膜太陽電池の製造方式としては、枚葉方式より生産性の優れているロールツーロール方式またはステッピングロール方式とがある。これらはロールに巻かれた長尺の高分子材料あるいはステンレス鋼などの金属材料からなるフレキシブルまたは可撓性の基板を各成膜室に順次を送りながら、基板上に光電変換層、電極層などの各層を各成膜室毎に形成して薄膜太陽電池を製造する方式である。前者は各成膜室内を連続的に移動する基板上に成膜し、後者は各成膜室内で同時に停止させた基板上に成膜し、成膜の終わった基板部分を次の成膜室へ送り出している。ステッピングロール方式の成膜装置は、隣接する成膜室間的气体相互拡散を防止できることから各薄膜の特性が安定して得られるなどの点で優れている。

【0003】図11は、従来のステッピングロール方式の成膜装置の基板移動方向の模式断面図である。スパッタリングによる金属電極層を形成する成膜室2c、プラズマ化学気相成長（以下、プラズマCVDと記す）によりa-Si層を形成する複数の成膜室2b、およびスパッタリングによる透明導電膜を成膜する成膜室2dを備え、これら成膜室は共通室2a内に設置されている。a-Si層を形成する成膜室2bの数は、ステッピングタイム（基板の移動一成膜のサイクルに要する時間）、セル特性を考慮して最適になるように割り当てられている。

### 【0004】

【発明が解決しようとする課題】このように生産性に優れるステッピングロール方式やロールツーロール方式の成膜装置においても、いくらかでも基板を長くして量産性を上げることはできない。例えば、プラズマCVDによるa-Si膜の成膜室では、電極板、防着板等に付着したa-Si膜は、厚さが数十 $\mu\text{m}$ にも達すると内部応力により膜が剥離しフレークとなり、このフレークが基板に再付着することによりピンホールの原因となり、太陽電池の製造歩留まりを低下させるからである。

【0005】また、ステッピングロール方式成膜装置の成膜室と共通室のシール部にフレークが付着した場合には、成膜室から共通室への反応ガスの漏れ、さらに、このガスの共通室から他の成膜室への混入により、セル特性が低下する。電極板に付着したa-Si膜は、付着膜厚が厚くなるにつれ内部応力が強くなり、電極板に反りを生じさせる。この反りは、電極板と基板間距離を変えるため、膜厚の不均一を増加させ、セル特性の低下につながる。

【0006】さらに、ステッピングロール方式やロールツーロール方式の成膜装置では、1ロール分の成膜が終わる（1バッチの終了）毎に、共通室、および、成膜室を大気開放し、可撓性基板の取り外しと次のバッチの基板の装着を行う必要がある。この際、電極板や防着板などのa-Si膜、ITO膜、金属膜等が付着している部材の温度が成膜時の温度より下がり、膜と膜が付着している部

材の熱膨張係数の差から発生した応力により、膜が剥離しやすくなる。膜が剥離した電極板、防着板等は、取り外して交換する必要がある。また、剥離した膜は、取り除く必要があり、これらに要する時間が装置の稼働率低下につながり、生産性を損なっていた。

【0007】上記の問題点に鑑み、本発明の目的は、電極板、防着板等に付着したa-Si膜または金属膜が剥離しがたく、フレークや電極板の反りが生じないでセル特性が安定して得られ、またバッチ間の大気開放時にも膜剥離が生じなく、稼働率が高くまた生産性の高い成膜装置を提供し、また、特性の良い太陽電池を提供することにある。

【0008】

【課題を解決するための手段】上気の目的を達成するために、プラズマ化学気相成長またはスパッタリングにより薄膜を基板上に成膜する成膜室を有する成膜装置において、前記成膜室内の薄膜が堆積する膜付着部材の表面は凹凸化されていることとする。前記凹凸の大きさの概略平均値は、面内方向には $20\mu\text{m}$ 以上、面に垂直方向には $10\mu\text{m}$ 以上であると良い。

【0009】前記凹凸はサンドブラスト処理により形成されると良い。前記部材は電極板、防着板またはサセプタであると良い。前記成膜装置はロールツーロール方式またはステッピングロール方式であると良い。前記成膜装置のプラズマ化学気相成長成膜室の電極板は両面が共に凹凸化されていると良い。

【0010】前記電極板の反りは $2\text{mm}$ 以下であると良い。前記電極板の表面の凹凸化は両面とも同じ大きさの粒径の研磨材によりなされると良い。前記成膜装置により製造された太陽電池において、シャント抵抗は $1\text{ k}\Omega/\text{cm}^2$ 以上であると良い。

【0011】前記成膜装置により製造された太陽電池において、ピンホールの直径 $d\mu\text{m}$ とその密度 $N\text{個}/\text{cm}^2$ との関係は $N \times d^2 \leq 1.5 \times 10^4$ であると良い。前記太陽電池は、可撓性基板の一方の面に第1電極層、光電変換層および第2電極層がこの順で形成されており、他の面には第3電極層が形成されており、さらに前記基板には2種の穴が複数開けられており、1種の穴の内面で第1電極層と第3電極層とが、また他の1種の穴の内面では第2電極層と第3電極層とが導通していると良い。

【0012】

【発明の実施の形態】上記のように、電極板、防着板等の膜付着部材の表面を凹凸化することにより、膜が付着する部分の表面積が増加し、膜の付着力が増加し、膜は剥離しにくくなる。さらに、厚い膜に対しては、凹凸の面内方向の径および面に垂直方向の深さで表される凹凸のサイズを膜厚のオーダーとすることにより、膜形状は平面でなく折れ曲がった形状となるので、膜が付着する面に平行な方向の内部応力は分散されみかけ上内部応力は緩和される。従って、膜の付着力が増加し、膜は剥離

しにくくなる。膜が剥離しなければ、フレークは発生しないので、各成膜室のシールが損なわれることはなく、共通室からの異ガスによる膜の汚染あるいはフレークに起因する太陽電池の特性の低下などの抑制防止が期待できる。

【0013】以下実施例により、本発明を詳細に説明する。

#### 実施例

図9は、本発明の成膜装置により試作した太陽電池の各工程後の断面図であり、(a)は第1孔開け、(b)は第1電極層と第2電極層成膜、(c)は第2孔開け、(d)は光電変換層成膜、(e)は第3電極層成膜、(f)は第4電極層成膜である。可撓性で絶縁性の基板1は、ポリイミド系のフィルムで厚さは $50\mu\text{m}$ であるが、フィルムとしてはポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)、ポリエチレンテレフタレート(PET)またはアラミド系のフィルム等を用いることができる。この基板1aの一部に複数個の第1孔1bを開ける(工程(a))。パンチを用いて機械的に、またはレーザー等のエネルギービームを用いて開孔することができる。第1孔1bの直径は $1\text{mm}$ のオーダーである。次に、基板1aの上に、第1電極層1d(この面を表面とする)、それと反対側の面(裏面とする)に第2電極層1eを順次成膜する。第1電極層1dと第2電極層1eの成膜順は逆でもよい。このとき、第1孔1bの内面で第1電極層1dと第2電極層2eとは導通する(工程(b))。これら電極層としては、Agを約 $100\sim 400\text{nm}$ の厚さにスパッタリングにより形成したが、Al、Cu、Ti等の金属をスパッタリングまたは電子ビーム蒸着等により成膜しても良い。また、金属酸化膜と金属の多層膜を電極層として形成しても良い。成膜方式としては、成膜ゾーンにキャンロール部を持たないロールツーロール方式で成膜することが良い。キャンロール部で成膜するとヒーター基板間距離を実質的に0にすることができる。しかしながら、孔が開いている基板では、孔の部分から電極材料がキャンロール部に付着し、これが基板の別の部分と接することにより剥離、基板への再付着により太陽電池の歩留まりが低下する。

【0014】次に、再び複数個の第2孔1cを基板に開孔する。開孔方法は第1孔1bに同じである。(工程(c))。次に、光電変換層1fを成膜する。光電変換層1fは薄膜半導体層であり、a-Siはその代表例であり、他に $\text{CuInSe}_2$ 、 $\text{CdTe}$ 、 $\text{poly-Si}$ などが挙げられる(工程(d))。a-Siを主成分とする場合は、主原料ガスに $\text{SiH}_4$ を用いたプラズマCVDにより形成できる。

【0015】次に、光電変換層1fの上に、第3電極層1gである透明電極層を形成する。この工程を経て、例えば太陽電池に必要な層が全て積層される。第3電極層

5

1gとしてITO、 $\text{SnO}_2$ 、 $\text{ZnO}$ などの酸化物導電層を用いるのが一般的である。成膜時に第1孔1bの周縁部をマスクで覆うなどして初めに形成した第1孔1b部分には膜が形成されないようにする(工程(e))。

【0016】次に、裏面に金属膜などの低抵抗導電膜からなる第4電極層1hを成膜する。この工程により、第2孔1cの内面で第3電極層1gと第4電極層1hとを導通させることができる。(工程(f))。以上の成膜工程の終了後、基板両面の積層を適宜切断し、ユニットセルの多段直列接続からなる太陽電池を形成する。図10はユニットセルの直列接続された太陽電池の図であり、(a)は平面図、(b)は(a)におけるX-X線に沿った断面図である。断面図には太陽電池が光照射され発電しているときに同じ電位となる電極層に同じハッチングを施してある。ユニットセルUは第2孔1cのみを有するように、切断部1iにより切断されており、第2孔1cにおいてのみ第3電極層1gと裏側面の第4電極層1hと接続されている。一方、第1孔と1つのユニットセル中の第2孔とを有するように切断部1jにより切断されて裏面電極Eが形成される。第1孔1bにおいてはユニットセルUの下部電極(第1電極層1d)と裏面電極E(第4電極層1h)とが接続されている。従って、任意のユニットセル $U_n$ に隣接し合う裏面電極 $E_{n-1,n}$ と裏面電極 $E_{n,n+1}$ は $E_{n-1,n} - U_n - E_{n,n+1}$ なる直列接続をなし、所定の多段直列接続された太陽電池を形成することができる。

【0017】図1は、本発明に係る成膜室内面に凹凸化を施したステッピングロール方式の成膜装置の基板移動方向の概略模式断面図である。この成膜装置2を用いて、上記の工程のうち、光電変換層の成膜(図9(d))から第4電極層の成膜(図9(f))までの成膜を行った。送り出しロールR1から送り出された基板1は次の各成膜室において成膜積層されて、巻き取りロールR2に巻き取られる。プラズマCVDにより光電変換層であるa-Si層を成膜する複数の成膜室2b、スパッタリングによる透明導電膜(第3電極層)および金属電極層(第4電極層)を成膜する成膜室2d、2cを備え、これら成膜室は共通室2a内に設置されている。a-Si層を形成する成膜室2bの数は、セル特性と、他の成膜時間やステッピングタイム(基板の移動・成膜のサイクルに要する時間)を考慮して最適になるように定めてある。共通室2aは成膜中は常時真空引きされている。

【0018】図2は本発明に係る成膜装置におけるa-Siの成膜室の基板移動に垂直な方向の模式断面図である。a-Siの成膜室(図1における2b)は下部成膜室2eと上部成膜室2fからなり、下部成膜室2eと上下に可動な上部成膜室2fの各開口部壁端にはそれぞれシール2g、リップ2hが装着されている。成膜中は、リップ2hとシール2gは基板1を挟み共通室2aとは隔離され

6

て、成膜室2bからガスは漏れない。成膜中は、基板1はヒータを内蔵する上部電極3bに固定されているサセフタ3cに密着され、下部電極3aとサセフタ3cの間のプラズマに曝される面に主にa-Siが成膜される。基板1の移動時には上部成膜室2fは上部電極3bと共に上昇され、基板はフリーになる。他のスハッタによる成膜室も同様の構造であり、基板側に対向する電極にはターゲットが固定されていて、Ar等のスハッタガスが供給、排気される。

10 【0019】この実施例では、1ロール当たり長さ400m、幅50cmの可撓性の基板を用い、この基板上に複数ユニットセルを含み有効面積 $40 \times 80 \text{ cm}^2$ (1ステップ分)の太陽電池を330ステップ形成した。1セル当たりのa-Si層の膜厚は約600nmとした。a-Si層を成膜する成膜室は6室からなり、1室、1ステップ当たり平均100nm、330ステップで約33μm成膜した。透明導電膜は1ステップ当たり約80nm、背面の金属電極層は1セル当たり約100nmである。

【0020】凹凸化は次のようにa-Si、透明電極、金属電極材料が付着する部分(膜付着部材)に施した。すなわち、プラズマCVDによりa-Si層を形成する成膜室2bでは、電極板3aの基板と対向する側、防着板3d、およびこれらを固定するネジ類、その他放電が拡がり膜が付着すると考えられる部分、スパッタリングにより透明電極および金属電極をそれぞれ形成する成膜室2c、2dでは防着板3d、およびこれらを固定するネジ類、その他放電が拡がり膜が付着する考えられる部分(膜付着部材)である。特に、本実施例の太陽電池では基板に電極導通のための孔を開けてあるため、基板を加熱する上部電極3bまたはサセフタ3cにも凹凸化を施した。

30 【0021】凹凸化はサンドブラストによった。研磨材として120~150μm程度の粒径の $\text{Al}_2\text{O}_3$ とし、吹き出し圧力は5kg/cm<sup>2</sup>とした。サンドブラストした表面を、さらに、弗酸1に対して硝酸2の割合で混合した液によりエッチングを行ない、残留研磨材が、粉塵や吸着ガスの放出源またはa-Siに対してドーパントとならないようにした。

【0022】このように凹凸化を施した電極板表面を走査型電子顕微鏡により観察した結果、表面は不規則に凹凸化され(粗され)ていた。SUS材、Al材を用いた部材とも、概略の平均値として、面内方向には約50μm、面に垂直方向には約30μmの大きさで凹凸が生じていた。一方、サンドブラスト処理を行っていないものは、上記溶液にてエッチングのみを行ったが、SUS材を用いた部材では、面内方向には最大約7μm、面に垂直方向には最大約2μm、Al材を用いた部材では、面内方向には最大約5μm、面に垂直方向には最大約5μmの凹凸がサンドブラスト処理を行ったものよりも規則的に生じていた。

40 【0023】図3は本発明に係る成膜装置における、成

成膜ステップ数に対する成膜時の共通室の真空度グラフである。比較のため凹凸化を施していない場合のグラフも付記してある。カーブ a は本発明に係る各成膜室の膜付着部材に凹凸化を施した場合であり、カーブ b は従来の凹凸化を施していない発明と同じ構造の成膜装置の場合である。

【0024】カーブ a から判るように、膜付着部材に凹凸化を施した場合は成膜ステップ数が増加するに従い、共通室の真空度は良くなっていった。これは、成膜室内に吸着していたガス、例えば水分等が排気時間が長くなるにつれ徐々に排気されたためである。この場合では、成膜室から共通室へのガスの漏れは観察されなかった。

【0025】一方凹凸化を施さなかった場合は、カーブ b にみられるように、初期においては成膜室内に吸着しているガスが排気され真空度が良くなるが、その後、成膜室から共通室へのガスの漏れが生じ、これが次第に多くなり共通室圧力が急激に上昇した。図 4 は本発明に係る成膜装置における、成膜ステップ数に対するユニットセルの特性（変換効率）のグラフである。カーブ c は本発明に係る膜付着部材に凹凸化を施した場合であり、カーブ d は従来の凹凸化を施していない発明と同じ構造の成膜装置の場合である。カーブ d の初期値を 1 として規格化してある。カーブ d の場合は、成膜ステップ数が増加するに従いセル特性が悪くなった。カーブ c は初期値が従来の約 80% であるが、成膜ステップ数が増加するに従い僅かに低下している。初期値の低下については別後で説明する。

【0026】膜付着部材に凹凸化を施していないと、リップ 2 h やシール 2 g に光電変換層に用いる a-Si、あるいは、透明電極層に用いる ITO、裏面接続電極層に用いる金属膜のフレークが付着し、シールが不完全となり、成膜を行うために上部成膜室 2 f を降下し可撓性基板 1 をシールしガスを流した場合に、圧力の高い成膜室 2 b から共通室 2 a にガスが漏れたと考えられる。また、この共通室 2 a に漏れた反応ガスがさらに他の成膜室に拡散し、例えば、真性の光電変換層を成膜する成膜室に p 層成膜に用いるドーピングガス  $B_2H_6$ 、あるいは n 層成膜用いるドーピングガス  $PH_3$  が拡散し、変換効率の低下の原因となることが予想される。

【0027】上記のように成膜ステップ数が増加するにつれ、セル特性が低下する原因をさらに詳しく調べた。図 5 は膜付着部材に凹凸化を施していない場合の成膜ステップ数に対するユニットセルのシャント抵抗のグラフである。成膜ステップ数の増加と共に、シャント抵抗は低下していることが明かとなった。この原因としては、電極板や a-Si 膜、透明電極、金属電極が付着している部位からの膜剥離によるフレークが発生し、シール部に付着するだけでなく、可撓性基板にも付着し、ピンホールが生じたためである。

【0028】このピンホールと変換効率の低下の関係に

ついて、変換効率のシャント抵抗に依存する分を計算シミュレーションした。図 6 は一定直径のピンホールの密度に対するユニットセルの変換効率の低下率のグラフである。各カーブはピンホールの直径 ( $\mu m$ ) に対応して、e (0.5)、f (1)、g (2)、h (5)、i (10)、j (20) および k (50) である。例えば、変換効率は、直径  $1 \mu m$  のピンホールでは  $1.5 \times 10^{-4}$  個/ $cm^2$  のとき 20% 低下し、直径  $20 \mu m$  のピンホールでは約  $4 \times 10^{-4}$  個/ $cm^2$  のとき 20% 低下する。ピンホールの直径  $d$  ( $\mu m$ )、その密度を  $N$  (個/ $cm^2$ ) とすると、これらの関係は  $d^2 \times N = 1.5 \times 10^{-4}$  と表される。ピンホールによるセル特性低下を 20% 以下に抑えるためには、異なる直径  $d_i$  ( $\mu m$ ) のピンホールが存在するので、その密度を  $N_i$  (個/ $cm^2$ ) とすると、これらの関係は  $\sum_i (d_i^2 \times N_i) \leq 1.5 \times 10^{-4}$  以下にする必要がある。この関係はシャント抵抗値  $1 k\Omega/cm^2$  以上に対応する。本発明に係る膜付着部材をサンドブラストにより表面処理した成膜装置を用いて作製した太陽電池では、この関係を満たしていた。

【0029】先のユニットセル特性の初期値の低下（図 4 のカーブ c、従来成膜装置の場合の約 80%）について以下に説明する。このときの、a-Si の成膜室内の状態を再度調べたところ、下部電極（図 2 における 3 a）はプラズマ側の面のみがサンドブラストされており、反対面はサンドブラストされてなく、そのため、凹凸化面を凸面として反りが生じていたことが判った。この反りは、SUS 材の電極板でサイズ  $470 \times 445 \times 1$  (厚さ) mm のもので端部と中央部で高さに約 10 mm の差があった。この電極板を用いた成膜では、a-Si 膜厚分布が非常に大きく、これがセル特性の低下につながった。

【0030】この反りは、片面のみサンドブラストにより表面処理されることによりこの面が延びてしまうことに起因する。この反りを少なくするため、電極板の両面を凹凸化処理した。その結果、反りは 2 mm 以下とすることができ、a-Si 膜の均一成膜が可能となった。図 7 は両面サンドブラスト処理した電極板を用いた場合の成膜ステップ数に対するセル特性のグラフである。カーブ l は両面処理の場合であり、比較のため片面のみ処理した場合のカーブ（図 4 のカーブ c）も付記してある。縦軸は図 4 と同じである。このグラフから、電極板の両面をブラスト処理することにより均一成膜が可能となり初期特性も向上し、かつ、成膜ステップ数が増加しても特性が低下することはなくなったことが判る。

【0031】1 ロール分の基板に成膜終了後（1 バッチ終了後）、共通室と各成膜室を大気開放した。このとき、膜付着部材の凹凸化処理を行っていない場合では、真空中では一部に膜剥離が生じていたものが開放と同時にほぼ全部剥離した。一方、凹凸化処理を行っている場合では、全く膜の剥離が生じなかった。このため、電極板の取り替えやフレークの取り除き作業をする必要がな

かった。そのため、基板の取り外し、取り付け作業のみで次のバッチの成膜を行うことができ、凹凸化処理を行っていない場合に比べ作業時間を約3時間短縮できた。凹凸化処理を行った場合では、電極板、防着板の交換やフレークの除去作業は2バッチ(2ロール)に1回で済み、装置稼働率が向上した。また、さらに長い基板を用いることができ、1バッチで成膜できるセル数が増加し、装置稼働率が向上した。

【0032】次に、サンドブラスト処理に用いる研磨材の粒径を変えて、凹凸のサイズと剥離が生じない最大付着膜厚との関係を調べた。例えば、粒径600～700 $\mu\text{m}$ 程度の研磨材のものをを用いた場合は、他の条件は前述のものと同じで、SUS材、Al材を用いた部材とも面内方向には、最大約100 $\mu\text{m}$ 、面に垂直方向には最大約50 $\mu\text{m}$ の大きさの凹凸を生じさせることができた。研磨材の粒径を大きくすることにより、膜の付着力が強化されフレークが発生するまでの成膜可能な膜厚を増加することができた。また、粒径30～40 $\mu\text{m}$ 程度の研磨材を用いた場合には、SUS材、Al材を用いた部材とも面内方向には、最大約20 $\mu\text{m}$ 、面に垂直方向には最大約10 $\mu\text{m}$ の大きさで凹凸が生じていた。

【0033】幾つかの実験値を図8に示す。図8は面内方向の凹凸径の概略平均値に対すると最大付着膜厚のグラフである。面内方向の平均凹凸形状が約20～約2000 $\mu\text{m}$ の範囲で膜厚30 $\mu\text{m}$ 以上の成膜が可能であった。これに対応して、長さ400mのフィルム上に330ステップの太陽電池を歩留まりよく作製することができた。しかしながら、これ以下の凹凸形状サイズでは、400m巻きフィルム上の太陽電池について全部を特性低下なく作製することはできなかった。また、約50～約800 $\mu\text{m}$ の範囲では、400m巻きフィルム上に330ステップの太陽電池を形成後大気開放しても膜剥離がなく、電極板の交換やフレークの除去作業をする必要がなかった。そのため、フレークの除去作業を行わずに、基板の取り外し、取り付け作業のみで次のバッチの成膜を行うことができた。

#### 【0034】

【発明の効果】本発明によれば、プラズマ化学気相成長またはスパッタリングにより薄膜を基板上に成膜する成膜室を有する成膜装置において、前記成膜室内の薄膜が堆積する膜付着部材の表面を凹凸化したので、膜が付着する部分の表面積が増加し、さらには、厚い膜に対しては、凹凸の面内方向の直径および面に垂直方向の深さで表される凹凸のサイズを膜厚のオーダーとすることにより、膜が付着する面に平行な方向の内部応力は分散されみかけ上内部応力は緩和されるようになった。従って、膜の付着力が増加し、膜は剥離しにくくなり、フレークは発生しなくなり、各成膜室のシールが損なわれることはなく、共通室からの異ガスによる膜の汚染あるいはフレークに起因する太陽電池の特性の低下などの抑制防

止ができるようになった。その結果、ピンホールが減少し、太陽電池の特性低下は起こらず、また製造歩留まりが向上した。また、1バッチの成膜後でも、基板の取り外し、取り付け時に大気開放しても膜剥離はなく、電極板、防着板の交換やフレークの除去作業が2バッチに1回で良くなり装置の稼働率が増えた。特に、凹凸をサンドブラスト処理により形成できるので、装置の維持も簡単にできる。

【0035】また、プラズマ化学気相成長成膜室の電極板を両面共に凹凸化したので、電極板の反りは少なく、バッチの初期から太陽電池特性は良好であり製造歩留まりは高い。また、このような成膜装置により製造された太陽電池はシャント抵抗が1 $\text{k}\Omega/\text{cm}^2$ 以上であるので、変換効率は高く、特性のばらつきが小さく、可撓性基板の1面だけに出力用電極を有する大面積の太陽電池に適している。このような太陽電池を多段直列並列接続して、大電力用パネルを構築し易くなった。

#### 【図面の簡単な説明】

【図1】本発明に係る成膜室内面に凹凸化を施したステッピングロール方式の成膜装置の基板移動方向の概略模式断面図

【図2】本発明に係る成膜装置におけるa-Siの成膜室の基板移動に垂直な方向の模式断面図

【図3】本発明に係る成膜装置における、成膜ステップ数に対する成膜時の共通室の真空度グラフ

【図4】本発明に係る成膜装置における、成膜ステップ数に対するユニットセルの特性(変換効率)のグラフ

【図5】膜付着部材に凹凸化を施していない場合の成膜ステップ数に対するユニットセルのシャント抵抗のグラフ

【図6】一定直径のピンホールの密度に対するユニットセルの変換効率の低下率のグラフ

【図7】両面サンドブラスト処理した電極板を用いた場合の成膜ステップ数に対するセル特性のグラフ

【図8】面内方向の凹凸径の概略平均値に対すると最大付着膜厚のグラフ

【図9】本発明の成膜装置により試作した太陽電池の各工程後の断面図、(a)第1孔開け、(b)第1電極層と第2電極層成膜、(c)第2孔開け、(d)光電変換層成膜、(e)第3電極層成膜、(f)第4電極層成膜

【図10】ユニットセルの直列接続された太陽電池の図、(a)平面図、(b)(a)におけるX-X線に沿った断面図

【図11】従来のステッピングロール方式の成膜装置の基板移動方向の模式断面図

#### 【符号の説明】

1 基板

1a 基板

1b 第1孔

1c 第2孔

1d 第1電極層



11

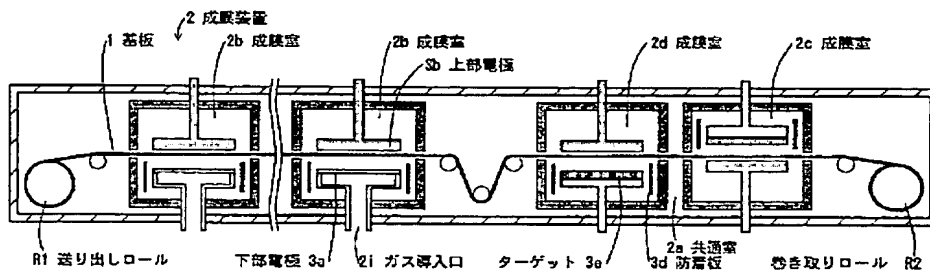
12

- 1 e 第2電極層
- 1 f 薄膜半導体層
- 1 g 第3電極層
- 1 h 第4電極層
- 2 a 共通室
- 2 b 成膜室 (CVD 室)
- 2 c 成膜室 (スパッタ室)
- 2 d 成膜室 (スパッタ室)
- 2 e 下部成膜室
- 2 f 上部成膜室

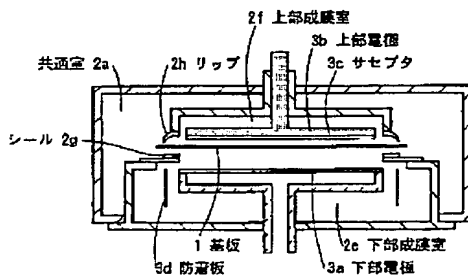
- 2 g シール
- 2 h リップ
- 3 a 下部電極
- 3 b 上部電極
- 3 c サセブタ
- 3 d 防着板
- 3 e ターゲット
- R 1 送り出しロール
- R 2 巻き取りロール

10

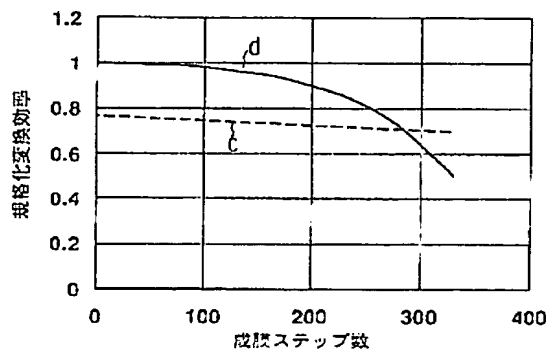
【図1】



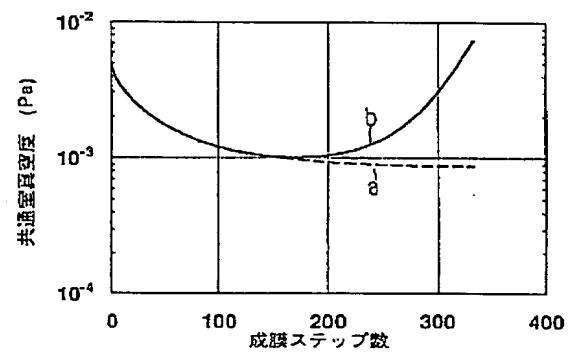
【図2】



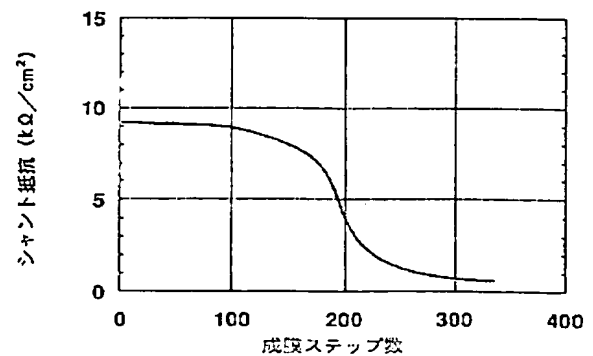
【図4】



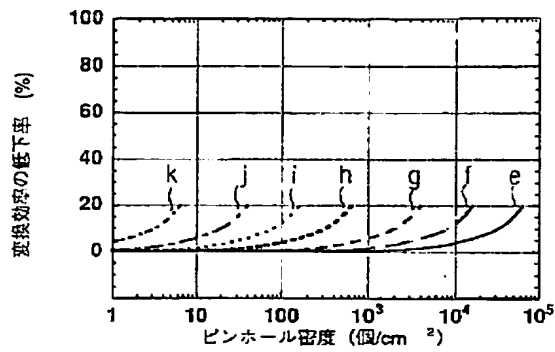
【図3】



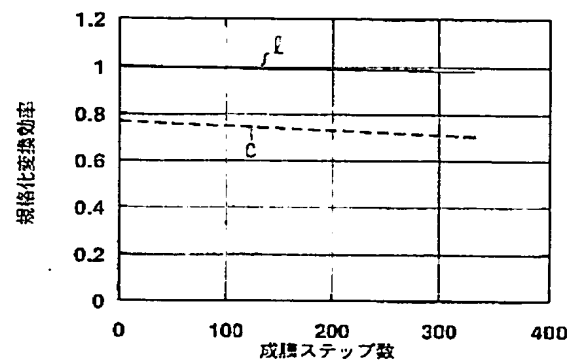
【図5】



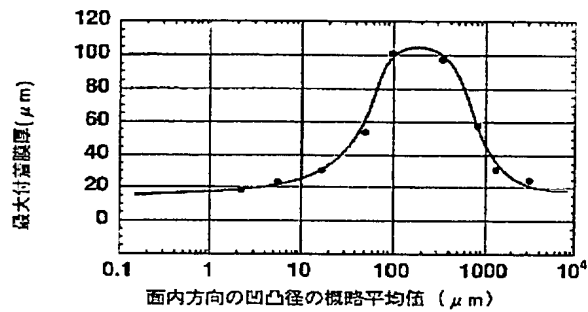
【図6】



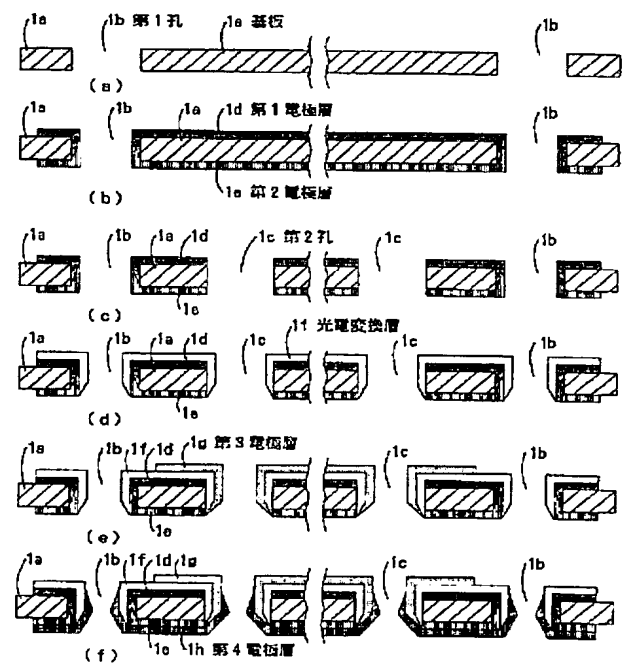
【図7】



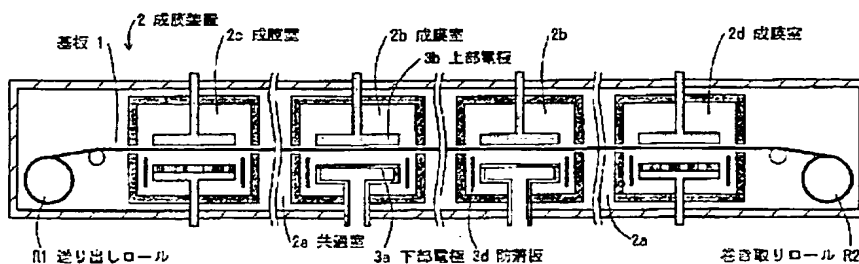
【図8】



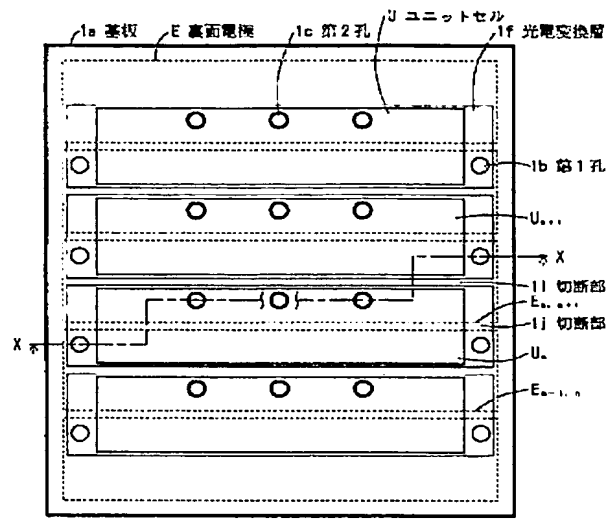
【図9】



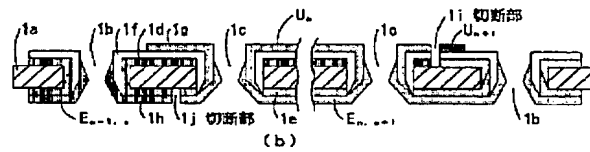
【図11】



【図10】



(a)



(b)